

## ⑫ 公開特許公報(A) 平3-1705

⑤ Int. Cl.<sup>5</sup>H 03 D 7/00  
H 03 B 28/00

識別記号

Z  
B

庁内整理番号

7328-5 J  
8731-5 J

⑬ 公開 平成3年(1991)1月8日

審査請求 未請求 請求項の数 2 (全7頁)

⑭ 発明の名称 信号発生方法及び装置

⑰ 特 願 平2-114989

⑱ 出 願 平2(1990)4月27日

優先権主張 ⑲1989年4月27日⑳米国(US)㉑345,264

⑳ 発 明 者 ジェームス・エル・ア アメリカ合衆国ワシントン州シアトル ノース・112ス・  
ドコック ストリート 2152 ナンバー101

㉒ 発 明 者 デイビット・イー・シ アメリカ合衆国ワシントン州シアトル デンスモア・アベ  
ヤウブ ニュー・ノース 8001

㉓ 出 願 人 ヒューレット・パツカ アメリカ合衆国カリフォルニア州パロアルト ハノーバ  
ード・カンパニー ー・ストリート 3000

㉔ 代 理 人 弁理士 長谷川 次男

## 明 細 書

## 1. 発明の名称

信号発生方法及び装置

## 2. 特許請求の範囲

(1) 所定の周波数の正弦波を複合形式で表す第1デジタル・データ流を供給する段階と、

所定の周波数の所定の波形を複合形式で表す第2デジタル・データ流をランダム・アクセス・メモリから供給する段階と、

前記第1及び第2デジタル・データ流をデジタル的に乗算して、これらの複合積を表す第3デジタル・データ流を生成する段階と、

前記複合積をデジタル形式からアナログ形式に変換する段階と、

を備えた信号発生方法。

(2) デジタル形式で与えられる第1及び第2複合オペランドを乗算するデジタル乗算器と、

正弦波の複合表現、あるいはそれらの代表的部分がデジタル的に記憶されているメモリであって、前記デジタル乗算器に結合されてこれに前

記第1複合オペランドを供給する第1メモリと、

複合波形パターン・データがデジタル的に記憶されているメモリであって、前記デジタル乗算器に結合されてこれに前記第2複合オペランドを供給する第2メモリと、

前記乗算器の出力に結合されて該出力をアナログ形式に変換するデジタル/アナログ変換器と、を備えて成る信号源。

BEST AVAILABLE COPY

## 3. 発明の詳細な説明

## 〔発明の技術分野〕

本発明は信号の発生に関し、特に複合デジタル・ミキサーを使用して波形を所望の周波数に移行することによって信号を発生する方法と装置とに関する。

## 〔発明の技術的背景及びその問題点〕

ネットワーク及びスペクトラム・アナライザのような実験機器には、測定されるシステムを電氣的に励振させるために信号源が設けられていることが多い。これらの信号源は通常、当該の所望の周波数で正弦波(Sinusoid)、チャープ、ノイズ等の様々な信号を供給する。

初期の従来の技術では、これらの信号はチャープのようなベースバンド・アナログ波形をアナログ局部発振器からの信号とミキシングすることによって当該の所望の周波数へと上方変換(upconvert)するアナログ・ミキサーによって生成されていた。その結果生成される信号には、和及び差の項が含まれ、その一方は不要であり、ろ

波が必要であった。機器が広範囲の異なる信号を生成可能であるため、ろ波のタスクは困難であった。

最近ではある種の機器の設計者はデジタル技術を信号生成に応用している。デジタル信号生成にはいくつかの利点があり、その一つはマイクロプロセッサ制御のもとで信号の周波数を簡単且つ精密に設定できることである。それによって更にミキシング過程からスプリアス成分を排除するために、必要に応じて再構成できるデジタル・フィルタを利用することが可能になる。

現在実施されているデジタル信号発生方法は多くの点で利点があるが、ある欠点もある。

## 〔発明の目的〕

本発明はこれらの欠点を克服し、経済的に実現できて、且つ生成可能な多くの異なる波形に著しい柔軟性をもたらすことのできる高度に精密な信号源を提供することを目的とする。

## 〔発明の概要〕

本発明によれば、デジタル・ミキサーには複

合形式(complex form)の2つのデジタル化された入力信号が供給される。複合入力信号の積はアナログ形式に変換され、エイリアス項(alias terms)を含まない所望の出力信号を提供する。

本発明の1実施例では、第1入力信号が複合指数正弦波(complex exponential sinusoid)又はその代表的な部分に対応する一連のデータ・ポイントとして第1メモリに記憶される。第2入力信号は複合形式でランダム・アクセス・メモリ(RAM)にダウン・ロードされるベースバンド励振波形である。これらの2つの信号源からのオペランドは周期的に複合乗算のためにデジタル・ミキサーに送られる。複合正弦波のデジタル表現とベースバンド励振波形のデジタル表現との乗算によって周波数がシフト・アップされたベースバンド波形に対応する合成デジタル・データの流が生ずる。この過程はアナログ信号の単一側波帯変調と類似している。

第1メモリから供給された正弦波オペランドのシーケンスは $\Delta\theta$ 項によって正弦波メモリを通じ

て指示(index)する位相カウンタによって決定される。 $\Delta\theta$ は、それによって指示されたデータが所望の周波数の正弦波のサンプルに対応するように選択される。 $\Delta\theta$ がメモリ内の2つの複合データの中間の信号位相を指示した場合は、ミキサーに補間値が伝送される。

## 〔発明の実施例〕

本明細書が無用に長くすることなく発明を概括的に開示するため、本出願人は本発明に関連する背景となる材料を提供する、Mortonに許可され、本出願人に譲渡された米国出願番号第07/003,158号の明細書を参考として組み入れてある。

第1図は本発明の1実施例による信号発生器10の概略的な構成図である。この装置には関連するメモリ及びI/Oを備えた制御マイクロプロセッサ12と、パターン・メモリ14と、パターン・メモリ制御装置16と、デジタル局部発振器18と、デジタル乗算器20とデジタル/アナログ変換器22とが含まれている。これらの素子はデータ・バス24及び制御線26によって相互に接続されている。

図示した実施例における制御<sup>31</sup>マイクロプロセッサ12は、信号発生器10が具現化されているホスト機器の機能の殆どを制御するモトローラ社の68000 シリーズのCPU (中央処理装置) である。CPU12 にはI/O 及び機器の動作ルーチンが記憶されたメモリ28が接続されている。このメモリには第3図に~~表示~~し、且つ後述するルーチンも記憶されており、これはROM の局部発振器正弦/余弦表内のデータを指示し、且つ必要に応じてこのデータを補間し、且つ否定して複合ミキシング過程のための被乗数を生成するためのルーチンである。

パターン・メモリ14は所望のベースバンド信号の複合サンプルを装填可能な静的RAM である。図示した実施例では、パターン・メモリは2つのパターンとして記憶され、その一つは実パターンであり、もう一つは虚パターンである。これらのパターンは外部ディスク30から装填可能であり、又は、ユーザー・インタフェース32を介して手動的に定めることが可能である。一般に用いられる別の実施例では、ストック(stock) 波形パターンが

マイクロプロセッサのプログラムRAM28 に永続的に記憶され、且つ必要に応じてRAM14 に選択的にダウン・ロードされる。更に別の実施例では、マイクロプロセッサ・メモリ28内のルーチンはCPU が算法的(algorithmically) に複合パターンを生成することを可能にし、この複合パターンは次ぎにパターン・メモリ14へと装填されることが出来る。本明細書と同時に出願され、本出願の出願人に譲渡された「METHOD AND APPARATUS FOR GENERATING A CHIRP SIGNAL(チャープ信号を生成する方法と装置)」と題する米国出願番号第07/344,777号に開示されているように、このようなパターンの一つは周波数領域内で平坦なチャープ信号である。本明細書と同時に出願され、本出願の出願人に譲渡された「FILTER AND METHOD FOR WHITENING DIGITALLY GENERATED NOISE (ディジタル式に生成されたノイズをろ波するためのフィルター及び、ろ波方法)」と題する米国出願番号第07/344,190号に開示されているように、このようなパターンのもう一つは周波数領域内で平

坦なノイズ・シーケンスである。これらの開示は参考としてここに組み入れてある。

制御マイクロプロセッサ12はパターン・メモリの動作のあらゆる局面を制御するために利用可能である。しかし、本実施例では、CPU 上の処理負担を軽減するため付加的なメモリ制御回路16を備えている。この制御回路にはソース・アドレス・レジスタ、DMA ロード・カウンタ、RAM 実行カウンタ、データ・レジスタ及びサイクル終了検出器のようないくつかの副回路が設けられている。

ソース・アドレス・レジスタは、CPU に対して、入力パターン・データのロードが開始される、パターン・メモリ14内の基本アドレスを指示する。DMA ロード・カウンタは、これらの基本アドレスから指示して、入力パターンのバイトが記憶される連続的な記憶位置を指示する。メモリ実行カウンタはパターン・メモリからのパターンの読出し中にアナログ機能を実行し、パターン・サンプルが読み出されるべきメモリ内の連続記憶装置を指示する。データ・レジスタはRAM が転送可能状態

になるまでパターンRAM に装填されるべき入力パターンを保持する。CPU が同時に新たなパターンをRAM にダウン・ロードする必要がある場合は、このレジスタによってRAM はCPU を遅延させることなくパターンを出力することができる。最後にサイクル終了検出器はパターン・メモリから読み出されるべきパターンの長さを選択する。図示した実施例では、RAM に記憶されている波形パターンは2の累乗である256 ないし32768 ポイントであることができる。サイクル終了検出器が完全な波形が再生されたことを表示すると、各種の動作を開始することができる。波形は再度最初から再生を開始することができ、それによって反復信号が生成される。あるいは、波形をオフにすることもでき、それによって“ワンショット”すなわち過渡的な波形が生成される。更に、信号は CPU12 に伝送されて別の機能の励振をトリガすることも可能である。

メモリ14からのパターン・データ出力はディジタル乗算器20に送られ、この乗算器はパターンデ

ータ流を局部発振器18からの複合正弦波に対応するデータ流と乗算する。局部発振器18は後に詳述するように、局部発振器データ流を提供するためCPU12と連携して動作するROM 準拠のソースである。これらの2つのデータ流のミキシングはベースバンド波形パターンをより高い周波数に移行する機能を果たす。

乗算器20からのデジタル・データ流出力はデジタル／アナログ変換器(DAC)22を用いてアナログ形式に変換される。DACは各サンプルを有限期間(装置の262,144Hzのサンプリング・レートに対応する)だけ保持するので、 $\sin(x)/x$ 項が出力信号の周波数スペクトルに導入される。このリップル周波数はこの特定の機能専用のアナログ再構成フィルター34によって除去される。フィルター34は更に所望の出力信号の側波帯及び調波を抑制する機能も果たす。ろ波されたアナログ信号は次に機器から出力され、被試験システムに供給される。

ある実施例では、パターンRAM14内に記憶され

たデジタル化された側波帯波形データは出力信号に独自の $\sin(x)/x$ リップル、すなわちアナログ再構成フィルター34がそれを除去するには設計されていないリップルを生成することがある。このようなリップルは局部発振器のデータ流が供給される公称262,144Hzのクロック速度よりも遅い速度でパターンRAMからデータを読み出すことによって生成される。実施例では、このようなリップルは乗算器20でのミキシングに先立ちパターン・データから除去される。一実施例ではリップルはRAMパターン・メモリ14とデジタルミキサ20との間に挿入されたデジタルろ波段によって除去される。別の実施例では、リップルはパターン・データがRAM内に記憶される前にパターンデータを前処理することによって全面的に回避される。このような前処理技術は例えば前述の「チャープ信号を生成する方法と装置」と題する係属中の出願に開示されている。このような前処理技術の一つは、公式  $e^{jkw^3}$  に従って周波数領域内の平坦なチャープに対応するサンプル・シーケン

スを生成し、且つ、このシーケンスに関して有限逆フーリエ変換を行って時間領域内のその対応物を見出すことから成っている。別の前処理技術は、波形が公称262,144Hzの速度よりも遅い速度でRAMメモリ14から読み出された場合に波形に導入される $\sin(x)/x$ 因数で波形の周波数領域表現を割ることから成っている。パターン記憶装置14に記憶されるのはこのように前処理されたデータである。

後に更に詳しく説明するように、局部発振器データは262,144Hzの速度で局部発振器ROM18から読み出される。乗算器20にはパターンRAMと局部発振器ROMの双方からのデータが同時に送られることが望ましいので、パターンRAMからのデータは同じ速度又はこれと一体関係にある(integrally related)速度で送られる必要がある。パターンRAM14が局部発振器ROMよりも遅い速度で送られる場合は、パターンRAMはより高い速度(すなわち262,144Hz)のクロック・サイクルの幾つかの間、その出力を一定に保持することが必要である。こ

の構成によって、パターンRAMからの単一出力データは局部発振器からの2つ又はそれ以上のデータと順次ミキシングすることができる。

パターン・メモリ14からサンプルが読み出される前記速度はCPU12によって直接制御され、ベースバンド波形の帯域幅と周期の双方がこの速度によって定められ<sup>3</sup>。図示した実施例では、パターンメモリは2の累乗に関連するクロック速度、すなわち131,072Hz、65,536Hz、32,768Hz等で読出し可能である。前述したとおり、局部発振器(Lo)18は主として複合正弦波のサンプルが記憶されているROMメモリから成っている。所定のメモリ・サイズの範囲内で正弦波の定量化を最も正確に行うことができるように、複合波形の一象限だけが記憶される。すなわち0から $\pi/2$ に至る象限である。 $\pi/2$ から $2\pi$ に延びるサイクル部分についての波形サンプルは次のようにして得られる。

位相 $\theta$ が $\pi/2$ と $\pi$ の間にある場合は、( $\pi - \theta$ )に対応する複合Loデータが読み出され、虚部分は否定される。

位相  $\theta$  が  $\pi$  と  $3\pi/2$  との間にある場合は、 $(\theta - \pi)$  に対応する複合Loデータが読み出され、実及び虚部分の双方が否定される。

位相  $\theta$  が  $3\pi/2$  と  $2\pi$  との間にある場合は、 $(2\pi - \theta)$  に対応する複合Loデータが読み出され、実部分は否定される。

第2図は、データ・ポイントが0ないし  $\pi/2$  ラジアン象限にわたって均一に間隔を隔てられた簡略なシステム内に記憶された実及び虚のサンプルを図示している。実施例では、データ・ポイントはその代わりに0.0001963 ラジアン毎の間隔を隔てており、その結果、この象限にわたって8000の実データ・ポイントと8000の複合データ・ポイントを生じる。各ポイントは12ビットのバイトに定量化される。

RAM パターン・メモリ14とは異なり、局部発振器ROMメモリ18は異なる周波数では読み出されず、異なる周波数の正弦波は生成されない。代わりに、サンプルは常に固定周波数、すなわち262.144kHzで局部発振器ROMから読み出される。異なる周波

数の正弦波はサンプルデータを順次読み代わりに、それを通して指示することによって生成される。ROMから読み出されたサンプルの特定のシーケンスは位相カウンタによって決定され、この位相カウンタはCPU12内に設けられ、 $\Delta\theta$ 項でデータを指示して波形の累積位相  $\theta_{TOT}$  を決定する。 $\Delta\theta$ は、それによって指示されたデータが所望の周波数の正弦波のサンプルと対応するように選択される。CPU12は公式  $\Delta\theta = 2\pi (F_{DESIRE} \cdot T_{CLOCK})$  によって  $\Delta\theta$  を計算する。ここで、 $F_{DESIRE}$  は生成されるべき所望の周波数であり、 $T_{CLOCK}$  はデータがROMから読み出されるクロック期間である(図示した262.144kHzのクロック・システムでは3.8146972マイクロ秒)。

例えば、2237.89ヘルツで正弦波を生成するには  $\Delta\theta$  項は前記の公式によって0.0536389ラジアンと計算される。正弦波データ・ポイントは0.0001963ラジアンの間隔を隔てているので、0.0536389ラジアンの単一  $\Delta\theta$  増分は273.25のデータ・ポイントに相当する。その結果、CPU12は

ROM18から記憶位置0、273.25、546.5、819.75、1093、1366.25等、メモリ内に記憶された全8000ポイントにおける一連の複合正弦波データ・ポイントを読み出す(このシーケンスは記憶位置0で始まるが、他のシーケンスは他の位置から開始できることが理解されよう)。最初の  $\pi/2$  象限を越えた後、この処理は  $2\pi$  まで継続され、第1象限の複合オペランドはメモリから読み出され、且つ前述のように処理されてそれらを適正な象限へと移行する。累積位相  $\theta_{TOT}$  が  $2\pi$  を越えた後は、CPU12は値から  $2\pi$  を減算し、それを0から  $2\pi$  の領域に戻す。

前記の例では、殆どの場合と同様に、 $\Delta\theta$  項は場合によって断片の記憶位置(すなわちメモリ内の2つのデータ・ポイントの中間の単一位相)を指示する。このような場合は、CPU12は2つの最も隣接したデータ・ポイントの間を補間して、より正確な出力データを提供する。より複雑な実施例では、CPUは2つの隣接したポイントを超えたデータ・ポイントを利用して、より高次の近似計

算を行う。

前述の位相指示方式は第3図の流れ図に示されている。この方式を実施したマイクロプロセッサ・ルーチンがマイクロプロセッサのプログラム・メモリ28に記憶されている。

前述の構成によって、局部発振器18は0.015ヘルツの段階毎に-128kHzから128kHzまでの実質的に全ての周波数で極めて正確にサンプルされた複合正弦波を提供することができる。ミキシング過程で複合局部発振器のデータ流を利用することによって、出力信号スペクトルに不要なエイリアス成分が生成されるのを防止することができる。

第1図の装置はパターン・メモリ14に装填されたベースバンド波形データに応じてパースト・チャープ、パースト・ノイズ、方形波、三角波、ユーザー形成波形等の多様な波形を提供するように動作可能であることが了解されよう。ミキサ20は所望の任意の周波数に至るまでこれらのベースバンド信号を精密に移行することが可能である。純正の正弦波を生成したい場合は、CPUはパター

ン・メモリを使用禁止にし、正弦ROM18 から複合  
正弦波データの裏分だけを出力する。

本発明をこれまで実施例に基づいて図示し、且つ説明してきたが、本発明は前述の原理から逸脱することなく構成及び細部を変更できることは明白である。

〔発明の効果〕

以上説明したように、本発明を用いることにより、経済的に実現できて、且つ多くの異なる波形が著しく柔軟に生成可能である、高度に精密な信号源を提供することができる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例による装置の概略ブロック図である。

第2図は該装置のROMに記憶された実部及び虚部正弦波データ・ポイントを示す簡略図である。

第3図は前記装置を使用した位相指示方式の簡略流れ図である。

12: 制御マイクロプロセッサ

#### 14: パターン・メモリ

## 16: パターン・メモリ制御装置

## 18 : デジタル局部発振器

## 20: デジタル乗算器

## 22: デジタル/アナログ変換器

## 24 : データ・バス

## 26: 制御線

出願人 ヒューレット・パカード・カンパニー

代理人 弁理士 長谷川 次男

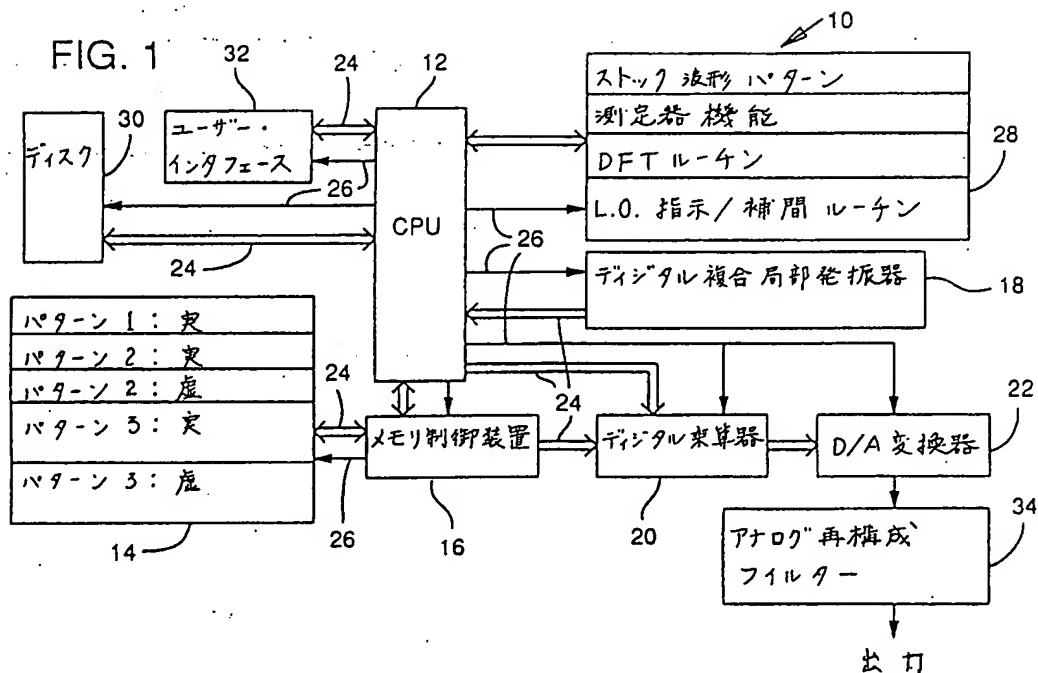


FIG. 2

